

CF014218 US/
091484.432 /sug

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

1999年12月24日

出願番号
Application Number:

平成11年特許願第366624号

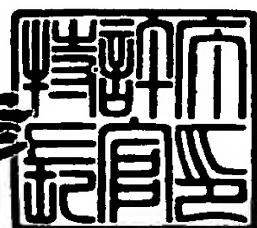
出願人
Applicant(s):

キヤノン株式会社

2000年2月14日

特許庁長官
Commissioner,
Patent Office

近藤 隆彦



出証番号 出証特2000-3006096

【書類名】 特許願
【整理番号】 4094017
【提出日】 平成11年12月24日
【あて先】 特許庁長官殿
【国際特許分類】 G02F 1/00
【発明の名称】 画像表示装置および方法
【請求項の数】 23
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会社
内
【氏名】 安藤 宗棋
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会社
内
【氏名】 喜々野 治
【特許出願人】
【識別番号】 000001007
【氏名又は名称】 キヤノン株式会社
【代理人】
【識別番号】 100086287
【弁理士】
【氏名又は名称】 伊東 哲也
【選任した代理人】
【識別番号】 100103931
【弁理士】
【氏名又は名称】 関口 鶴彦
【先の出願に基づく優先権主張】
【出願番号】 平成11年特許願第 45531号
【出願日】 平成11年 2月23日

【手数料の表示】

【予納台帳番号】 002048

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703596

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像表示装置および方法

【特許請求の範囲】

【請求項1】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線の隣接配線に印加される信号のハイレベル期間の長さに応じて補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする画像表示装置。

【請求項2】 前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、隣接配線に印加される信号に対応する輝度信号の値に基づいて補正された値を有する信号に応じて前記変調回路で発生される信号である請求項1に記載の画像表示装置。

【請求項3】 前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、前記隣接配線に出力される信号のハイレベル期間の長さに基づいて補正されたハイレベル期間の長さを有する信号である請求項1に記載の画像表示装置。

【請求項4】 前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル期間の立ち上がり時刻が同一の信号を印加するものである請求項1乃至3いずれかに記載の画像表示装置。

【請求項5】 前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、その長さよりも隣接配線に印加される信号のハイレベル期間の長さが短い場合に、長くする補正を行うものである請求項4に記載の画像表示装置。

【請求項6】 前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル信号の立ち下がり時刻が同一の信号を印加するものである請求項1乃至3いずれかに記載の画像表示装置。

【請求項7】 前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、その長さよりも隣接配線に印加される信号のハイレベル期間の長さ

が短い場合に、短くする補正を行うものである請求項6に記載の画像表示装置。

【請求項8】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線に印加される信号のハイレベル期間内における隣接配線に印加される信号のレベル変化の回数に応じて補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする画像表示装置。

【請求項9】 前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、隣接配線に印加される信号に対応する輝度信号の値に基づいて補正された値を有する信号に応じて前記変調回路で発生される信号である請求項8に記載の画像表示装置。

【請求項10】 前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、前記隣接配線に出力される信号のレベル変化の回数に基づいて補正されたハイレベル期間の長さを有する信号である請求項8に記載の画像表示装置。

【請求項11】 前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル期間の立ち上がり時刻が同一の信号を印加するものである請求項8乃至10いずれかに記載の画像表示装置。

【請求項12】 前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、そのハイレベル期間において隣接配線に印加される信号の立ち下がりがあったときに、長くする補正を行うものである請求項11に記載の画像表示装置。

【請求項13】 前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル信号の立ち下がり時刻が同一の信号を印加するものである請求項8乃至10いずれかに記載の画像表示装置。

【請求項14】 前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、そのハイレベル期間において隣接配線に印加される信号の立ち上がりがあったときに、短くする補正を行うものである請求項13に記載の画像表

示装置。

【請求項15】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線に対して、隣接配線に印加される信号のレベル変化による輝度変化を抑制するように補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする画像表示装置。

【請求項16】 前記信号回路は、各配線に印加される信号のハイレベル期間内における隣接配線に印加される信号のレベル変化による輝度変化を抑制するように補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする請求項15に記載の画像表示装置。

【請求項17】 前記複数の表示素子を同時に半駆動状態にする信号を印加する第2配線を有する請求項1乃至16いずれかに記載の画像表示装置。

【請求項18】 前記第2配線を複数有しており、該複数の第2配線のそれぞれに対応して前記複数の表示素子を設けた請求項17に記載の画像表示装置。

【請求項19】 前記半駆動状態にする信号は複数の第2配線を順次選択する走査信号である請求項18に記載の画像表示装置。

【請求項20】 前記表示素子は電子放出素子からなり、該電子放出素子から放出される電子ビームを蛍光体に照射させて画像を形成する請求項1乃至19いずれかに記載の画像表示装置。

【請求項21】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子を用いて画像を表示する画像表示方法であって、各配線の隣接配線に印加される信号のハイレベル期間の長さに応じて補正されたハイレベル期間の長さを有する信号を前記配線に出力して前記表示素子を駆動することを特徴とする画像表示方法。

【請求項22】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子を用いて画像を表示する画像表示方法であって、各配線に印加される信号のハイレベル期間内における隣接配線に印加される信号のレベル変化の回数に応じて補正されたハイレベル期間の長さを有する信号を前記配線に出力して前記表示素子を駆動することを特徴とする画像表示方法。

【請求項23】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子を用いて画像を表示する画像表示方法であって、各配線に対して、隣接配線に印加される信号のレベル変化による輝度変化を抑制するように補正されたハイレベル期間の長さを有する信号を出力して前記表示素子を駆動することを特徴とする画像表示方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示素子を用いて画像表示を行う画像表示装置および画像表示方法に関するものである。特に好適には、平面上に画像を形成する構成に関する。

【0002】

【従来の技術】

図15は、変調信号の駆動開始時刻が同一であるパルス幅変調により映像を表示する従来の画像表示装置の構成を示す。図16は、この装置における動作のタイミングを示す。図15において、1は装置の動作タイミングを生成するタイミング制御部、2は入力された映像信号S1を画素毎の輝度を表すデジタル信号S2に変換するA/Dコンバータ、4は行方向と列方向に直行する配線がされており、配線の交点に表示素子が配置されている表示パネル、3は表示パネル4の行選択線をコントロールする行選択制御部、5はデジタル化された映像信号S2を分配するシフトレジスタ、6はシフトレジスタ5によって配分される輝度信号をパルス幅変調して表示輝度の制御を行うPWMジェネレータ、7はシフトレジスタ5およびPWMジェネレータ6を有する列駆動制御部である。

【0003】

この構成において、入力映像信号S1は、A/Dコンバータ2によって画素毎の輝度を表すデジタル信号S2に変換され、シフトレジスタ5によって各画素に対応するPWMジェネレータ6に転送される。PWMジェネレータ6はタイミング制御部1からの信号によって輝度信号をパルス長に変調し、表示パネル4の列配線を駆動する。これと同時に、行選択制御部3によって表示すべき画素に対応する行を順次駆動する。これによって各素子が映像信号に対応して駆動される。

【0004】

PWMジェネレータ6の構成を図17に、状態遷移を図18に、動作のタイミングを図19に示す。図17において、10はクロックパルスS10を供給するクロックジェネレータである。11はダウンカウンタであり、CK端子にクロックパルスが入力されると、不図示の内部レジスタctの値を1減算し、カウンタの値が0になるとカウント動作を停止してNZ端子をハイレベルにする。また、LOAD端子にパルスが入力されると、DATA入力の値を内部レジスタにロードし、カウント動作を再開する。12は出力ドライバであり、カウンタ11のNZ端子のレベルを入力として、表示パネル4を駆動する。

【0005】

ダウンカウンタ11のLOAD端子に入力されるS11は、輝度信号S12のロードのタイミング信号であり、水平同期信号もしくはそれを基にした信号である。DATA端子に入力される輝度信号S12はデジタル化された輝度信号である。S13(図19)はカウンタ11内のレジスタctの値である。S14は内部レジスタS13が0以外のときにハイレベルになる信号である。出力ドライバ12から出力されるS15は信号S14に従って出力される変調信号である。

【0006】

図15より、PWMジェネレータ6は、以上の構成および動作により、シフトレジスタ5からの輝度信号をパルスの長さに変調してパネル4に出力する。

【0007】

【発明が解決しようとする課題】

本発明は、好適な画像表示が可能な画像表示装置を実現すること、及び好適な画像表示が可能な画像表示方法を実現することを課題とする。例えば、図15に示した構成においては、表示パネル4の各配線同士には配線間容量と呼ばれる浮遊容量が存在するため、隣り合った3本の配線に図20に示すような駆動波形を加えようとしても、配線間容量によるクロストークによって実際には図21に示すような乱れた波形が素子に加えられる。これでは実効的なパルス長が変化したことになるため、精度よくパルス幅変調を行うことは困難である。この現象は、素子の駆動方法が定電流駆動のときに、特に顕著に見られるようになる。

【0008】

【課題を解決するための手段】

本発明は上述した課題を解決するためになされたものである。

第一に、本発明に係る画像表示装置は以下のように構成される。

複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線の隣接配線に印加される信号のハイレベル期間の長さに応じて補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする画像表示装置。

【0009】

ここで、前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、隣接配線に印加される信号に対応する輝度信号の値に基づいて補正された値を有する信号に応じて前記変調回路で発生される信号であるとよい。

【0010】

また、隣接配線に印加される信号に対応する輝度信号の値によって隣接配線に印加される信号のハイレベル期間の長さがわかるので、それに基づいて変調回路に入力する信号の値を補正することができ、該補正された信号に基づいたハイレベル期間の長さを有する信号を変調回路で発生することができる。

【0011】

また、前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、隣接配線に出力される信号のハイレベル期間の長さに基づいて補正されたハイレベル期間の長さを有する信号としてもよい。

【0012】

ここで、隣接配線に出力される信号のハイレベル期間の長さに基づいて補正する際には、該ハイレベル期間の長さそのものを直接的に検知する必要はない。具体的には、ある配線の隣接配線側に出力される信号を検知、特に信号のレベル

の変化を検知することによって、隣接配線に印加される信号のレベル変化による当該配線に印加される信号のレベルへの影響の程度を予測できるので、それにしたがって、当該配線に印加される信号のハイレベル期間の長さを補正することができる。

【0013】

また、前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル期間の立ち上がり時刻が同一の信号を印加するものであるとよい。ここで、前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、その長さよりも隣接配線に印加される信号のハイレベル期間の長さが短い場合に、長くする補正を行うものであるとよい。

【0014】

また、前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル信号の立ち下がり時刻が同一の信号を印加するものであるとよい。ここで、前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、その長さよりも隣接配線に印加される信号のハイレベル期間の長さが短い場合に、短くする補正を行うものであるとよい。

【0015】

第二に、本発明に係る画像表示装置は以下のように構成される。

複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線に印加される信号のハイレベル期間内における隣接配線に印加される信号のレベル変化の回数に応じて補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする画像表示装置。

【0016】

ここで、隣接配線に印加される信号のレベル変化の回数に応じて補正を行う際には、隣接配線に印加される信号のレベル変化の回数のうちの、当該配線に印加される信号のレベルに影響を与えるもののみを考慮すれば足りる。

【0017】

また、前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さ

を有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、隣接配線に印加される信号に対応する輝度信号の値に基づいて補正された値を有する信号に応じて前記変調回路で発生される信号であるとよい。

【0018】

ある配線の隣接配線に印加される信号に対応する輝度信号の値によって当該配線に印加される信号のハイレベル期間内に隣接配線に印加される信号のレベル変化の発生回数がわかるので、それに基づいて変調回路に入力する信号の値を補正することができ、該補正された信号に基づいたハイレベル期間の長さを有する信号を変調回路で発生することができる。

【0019】

また、前記信号回路は、所定の値を有する信号に応じたハイレベル期間の長さを有する信号を発生する変調回路を有しており、前記補正されたハイレベル期間の長さを有する信号は、前記隣接配線に出力される信号のレベル変化の回数に基づいて補正されたハイレベル期間の長さを有する信号としてもよい。ある配線に印加される信号のハイレベル期間内に生じる当該配線の隣接配線側に出力される信号のレベルの変化を検知することによって、当該配線に印加される信号のハイレベル期間の長さを補正することができる。

【0020】

また、前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル期間の立ち上がり時刻が同一の信号を印加するものであるとよい。ここで、前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、そのハイレベル期間において隣接配線に印加される信号の立ち下がりがあったときに、長くする補正を行うものであるとよい。

【0021】

また、前記信号回路は、前記各配線に対して、所定の期間内に、ハイレベル信号の立ち下がり時刻が同一の信号を印加するものであるとよい。ここで、前記信号回路は、前記配線に印加される信号のハイレベル期間の長さを、そのハイレベル期間において隣接配線に印加される信号の立ち上がりがあったときに、短くす

る補正を行うものであるとよい。

【0022】

第三に、本発明に係る画像表示装置は以下のように構成される。

複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線に対して、隣接配線に印加される信号のレベル変化による輝度変化を抑制するように補正されたハイレベル期間の長さを有する信号を出力するものであることを特徴とする画像表示装置。

【0023】

ここで、前記信号回路は、各配線に印加される信号のハイレベル期間内における隣接配線に印加される信号のレベル変化による輝度変化を抑制するように補正されたハイレベル期間の長さを有する信号を出力するものであるとよい。

【0024】

以上説明した各発明において、前記複数の表示素子を同時に半駆動状態にする信号を印加する第2配線を有する構成を好適に採用し得る。ここで半駆動状態とは、そのままでは表示素子は実質的に駆動状態にならないが、信号回路からの信号がハイレベルになることによって表示素子を駆動状態にすることができる状態のことをさす。半駆動状態にする信号が印加されているが信号回路からの信号が所定のハイレベルに達していない状態、および、信号回路からの信号が所定のハイレベルに達しているが半駆動状態にする信号が印加されていない状態、においては、表示素子が実質的に駆動されないように設定するとよい。

【0025】

また、前記第2配線を複数有しており、該複数の第2配線のそれぞれに対応して前記複数の表示素子を設けた構成が好ましい。前記信号回路が信号を印加する複数の配線と、複数の第2配線とは互いに交差する方向に概略沿って配置されていると好適である。また、前記信号回路が信号を印加する複数の配線と複数の第2配線との複数の交点に対応して複数の表示素子を設けるのが好適である。

【0026】

前記半駆動状態にする信号は複数の第2配線を順次選択する走査信号であると

好適である。

【0027】

また、前記表示素子は電子放出素子からなり、該電子放出素子から放出される電子ビームを蛍光体に照射させて画像を形成する物を好適に採用し得る。ここで、電子放出素子としては、表面伝導型電子放出素子や、F E型電子放出素子や、M I M型電子放出素子を用いることができる。所定期間に内に電子放出素子から放出され蛍光体に照射される電子の量を前記信号回路からの信号で制御することによって、所望の輝度を得ることができる。

【0028】

なお、本発明は、本発明に係るハイレベル期間の補正に加えて更に他の補正を行う構成を排除するものではない。また、信号のハイレベルとは、素子が実質的に駆動されない状態や素子の実質的な駆動状態が低く実効的に機能しない状態に対応する信号レベルに対して実質的に画像を表示するために所望程度高い駆動状態に対応する信号レベルのことをさすのであって、信号の電位が低い状態に対して高い状態のみを指すのではない。

【0029】

第四に、本発明に係る画像表示方法は以下のように構成される。

複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子を用いて画像を表示する画像表示方法であって、各配線の隣接配線に印加される信号のハイレベル期間の長さに応じて補正されたハイレベル期間の長さを有する信号を前記配線に出力して前記表示素子を駆動することを特徴とする画像表示方法。

【0030】

第五に、本発明に係る画像表示方法は以下のように構成される。

複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子を用いて画像を表示する画像表示方法であって、各配線に印加される信号のハイレベル期間内における隣接配線に印加される信号のレベル変化の回数に応じて補正されたハイレベル期間の長さを有する信号を前記配線に出力して前記表示素子を駆動することを特徴とする画像表示方法。

【0031】

第六に、本発明に係る画像表示方法は以下のように構成される。

複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子を用いて画像を表示する画像表示方法であって、各配線に対して、隣接配線に印加される信号のレベル変化による輝度変化を抑制するように補正されたハイレベル期間の長さを有する信号を出力して前記表示素子を駆動することを特徴とする画像表示方法。

【0032】

なお、上述してきたハイレベル期間の補正を行った結果、配線に印加される信号の長さが変化し、それによって、更に補正が必要な状況となった場合、例えば上述のようなハイレベル期間の補正を行った結果、これまで影響を考慮する必要ななかった隣接配線による影響を受けるようになった場合には、必要に応じて同じステップを繰り返すことにより、更なる補正を行うことができる。

【0033】

【発明の実施の形態】

本発明の好ましい実施形態においては、補正手段は、輝度信号と補正信号を加算する加算手段であり、あるいは補正信号に基づいて変調信号のパルス印加期間を延長するパルス遅延手段である。変換手段はアナログ-デジタルコンバータである。そして、行配線を順に選択しながら駆動手段により列配線に駆動信号を加えることによって画像を表示するものである。補正信号発生手段は、各列配線についての補正信号を隣接する列配線の輝度信号または変調信号に基づいて発生させるものである。

【0034】

また、変調手段の変調方式はパルス幅変調（PWM）である。変調手段の変調方式が各列配線の変調信号の駆動開始時刻が同一であるパルス幅変調である場合は、補正信号発生手段は、各列配線の輝度信号を、それが隣接列配線の輝度信号よりも大きいときに増加させる補正信号を発生し、あるいは各列配線の変調信号のパルスを、それが隣接列配線の変調信号のパルスよりも長いときに延長させる補正信号を発生する。変調手段の変調方式が各列配線の変調信号の駆動終了時刻

が同一であるパルス幅変調である場合は、補正信号発生手段は、各列配線の輝度信号を、それが隣接列配線の輝度信号よりも大きいときに減少させる補正信号を発生する。駆動手段は定電流駆動により表示素子を駆動するものである。この場合、特にクロストークによる変調信号の乱れが顕著であるため、本発明が有効となる。表示素子は電子放出素子であり、この電子放出素子から放出される電子ビームを蛍光体に照射することにより画像が形成される。また、電子放出素子としては、表面伝導型電子放出素子F E型電子放出素子、M I M型電子放出素子等を用いることができる。

【0035】

【実施例】

[第1の実施例]

図1は、本発明の第1の実施例に係る画像表示装置の構成を示す。動作タイミングは図16で示したものと同様である。図1において、1は装置の動作タイミングを生成するタイミング制御部、2は入力された映像信号S1を、画素毎の輝度を表すデジタル信号S2に変換するA/Dコンバータ、3は表示パネル4の行選択線をコントロールする行選択制御部、4は行方向と列方向に直交する配線がされており、配線の交点に対応して表示素子が配置されている表示パネル、5はデジタル化された輝度信号S2を分配するシフトレジスタ、26はシフトレジスタ5によって配分される輝度信号をパルス幅変調して表示輝度の制御を行うPWMジェネレータ、7はシフトレジスタ5およびPWMジェネレータ26を有する列選択制御部である。

【0036】

この構成において、入力された映像信号S1は、A/Dコンバータ2によって画素毎の輝度を表すデジタル信号に変換され、シフトレジスタ5によって各画素に対応するPWMジェネレータ26に転送される。各PWMジェネレータ26には自配線の輝度信号の他に隣接配線の輝度信号が入力されている。PWMジェネレータ26は、タイミング制御部1からの信号によって自配線の輝度信号をパルス長に変調し、表示パネル4の列配線を駆動する。また、これと同時に行選択制御部3によって表示すべき画素に対応する行を順次駆動する。これによって、表

示パネル4の各素子が映像信号に対応して駆動される。

【0037】

PWMジェネレータ26の構成を図2に、動作の状態遷移を図3に、動作タイミングを図4に示す。図2において、10はクロックジェネレータであり、クロックパルスの信号S10を供給する。11はダウンカウンタであり、CK端子に信号S10のクロックパルスが入力されると、不図示の内部レジスタctの値を1減算する。そしてカウンタの値が0になるとカウント動作を停止し、NZ端子をハイレベルにする。また、LOAD端子に信号S11のパルスが入力されると、DATA入力の値を内部レジスタにロードし、カウント動作を再開する。12は出力ドライバであり、カウンタ11のNZ端子のレベルを入力として、表示パネル4(図1)を駆動する。13はクロストーク補正部であり、dpおよびdn端子に入力される隣接配線の輝度信号S18およびS19に基づいて、d端子に入力される自配線の輝度信号S17の補正を行う。

【0038】

信号S11は輝度信号S12のロードのタイミング信号であり、水平同期信号もしくはそれを基にした信号である。信号S12はデジタル化された輝度信号である。図4中の信号S13はカウンタ11内のレジスタctの値である。カウンタ11のNZ端子から出力される信号S14は内部レジスタS13が0以外のときにハイレベルになる信号である。出力ドライバ12から出力される信号S15は信号S14に従って出力される変調信号である。クロストーク補正部13のd端子に入力されるS17はパルス幅変調が行われる自配線の輝度信号である。

【0039】

クロストークによる波形の乱れは、自配線よりも隣接配線が先にローレベルになると起こる。よって、クロストーク補正部13では隣接配線の輝度信号S18およびS19が自配線の輝度信号S17よりも小さい場合に自配線の輝度信号を増やしてパルス長を長くすることによって等価的に補正を行う。具体的には、信号S17、S18およびS19の値をそれぞれdp、dおよびdnとすると、図3にも示されるように、加算手段を用いて $d > dp$ のときに $d = d + 1$ とし、 $d > dn$ のときにも $d = d + 1$ として、輝度信号を1階調分増加させる。また、d

$d_p > d$ かつ $d > d_n$ のときには $d = d + 2$ として輝度信号を2階調分増加させるべくカウンタ11にロードする初期値とする。

【0040】

PWMジェネレータ26は、以上の構成および動作によって、隣接配線のクロストークによる波形の乱れを補正したパルスを出力することができる。

【0041】

本実施例では、1つの隣接配線が先にローレベルになることによって生じる波形の乱れと等価的なパルス幅が1階調分である場合について説明したが、等価的なパルス幅が2階調分等の他の異なる値の場合でも、 $d > d_p$ のときに $d = d + 2$ とするなどにより、同様にして補正することは当然可能である。また、カウンタ11の内部レジスタctは、補正後の信号dが入力されてもオーバフローを起こさない十分な桁を有することは当然必要である。

【0042】

補正信号に基づいて輝度信号を補正することによって、例えば図22に示すように、変調信号に対してクロストークの影響を抑えるような補償パルスが付加される。そしてこれにより、他配線の影響によって乱れた波形が等価的に補正される。したがって、隣り合う配線の波形によるクロストークの影響を抑えた、精度の高いパルス幅変調による駆動が行われる。

【0043】

なお、互いに隣接する3つの配線A、B、Cに対するdの値が例えば99、100、100であったとき、配線Bに印加される信号は、配線Aに印加される信号が先に立ち下がることによって影響を受けるため、上述の補正制御によってカウンタにロードする値は101となる。ところが、それにより、配線Bに印加される信号よりも配線Cに印加される信号の立ち下がりが早くなることになる。よって、これによる影響も緩和したいときには、更に上記補正後の信号値に基づいて同じ補正を行い、配線A、B、Cに対応するカウンタにロードする初期値をそれぞれ99、102、100とすればよい。

【0044】

[第2の実施例]

図5は、本発明の第2の実施例に係る画像表示装置の構成を示す。この装置は、第1の実施例において、輝度信号の補正方法およびPWMジェネレータの構成を変更したものに相当する。すなわち、図5において、36はPWMジェネレータであり、自配線の輝度信号の他に隣接配線のPWMジェネレータ36の出力が入力されている。その他の構成は第1の実施例と同様である。

【0045】

PWMジェネレータ36の構成を図6に、状態遷移を図7に、動作タイミングを図8に示す。図6において、21は図2のカウンタ11とほぼ同等のカウンタであるが、NZPおよびNZN端子が追加されている。NZPおよびNZN端子には隣接配線のPWM出力が入力されている。図5では図をわかりやすくするために配線から直接取り出しているように記載しているが、実際にはカウンタ21が出力するPWM信号S14が、隣接するPWMジェネレータ36のNZPおよびNZN端子に供給される。その他の構成は図2のPWMジェネレータと同様である。

【0046】

この構成において、パルス遅延手段を兼ねるカウンタ21はカウントダウンを行い、内部レジスタctが0になったときにNZPおよびNZN端子の状態を調べ、NZPおよびNZNのどちらか一方がローであれば1クロック、NZPおよびNZN両方がローであれば2クロックの等価パルスを出力し、パルス長を延長して、波形の乱れを補正する。その他の構成および動作は第1の実施例と同様である。

【0047】

[第3の実施例]

第1の実施例では、変調信号の駆動開始時刻が同一である変調波形を出力するPWMジェネレータを用いたが、本実施例では、図12に示すような、変調信号の駆動終了時刻が同一となる変調波形を出力するPWMジェネレータを用いている。この場合でも、ほぼ同様の構成により変調波形の乱れを補正することができる。本実施例におけるPWMジェネレータの場合は、図13に示すように、パルスの実効値が増える方向に波形が乱れるため、図14に示すように、PWMパル

スを短くするように補正を行う。装置全体の構成図は、第1の実施例と同様である。

【0048】

本実施例で用いるPWMジェネレータの構成を図9に、状態遷移を図10に、タイミングを図11にそれぞれ示す。図9において、14はコンパレータであり、 $(IN+)>=(IN-)$ のときに1、 $(IN+)<(IN-)$ のときに0、そして特殊な状態として $(IN-) = 0$ のときは常に0をOUT端子に出力する。31はダウンカウンタであり、LOAD入力がハイレベルになると、内部のカウンタctに255を代入し、クロック入力CKに基づいてダウンカウントを行う。カウンタctが0になったらカウント動作は停止する。カウンタctの値S22は常にコンパレータ14のIN-端子に入力されている。33はクロストーク補正部であり、自配線の輝度信号S17、隣接配線の輝度信号S18およびS19が入力される。輝度信号S17、S18およびS19の値をそれぞれd_p、dおよびd_nとすると、DATA端子には、 $d \leq d_p$ かつ $d \geq d_n$ のときには $DATA = d$ 、 $d > d_p$ かつ $d < d_n$ のときには $DATA = d - 2$ 、それ以外の場合は $DATA = d - 1$ が出力される。

【0049】

水平同期信号S11がカウンタ31に入力されると、内部カウンタctが255よりカウントダウンされる。そして、クロストーク補正部33の出力S12とカウンタ31の出力S22をコンパレータ14において比較することによって、図14に示すようなPWM出力S14が得られる。

【0050】

その他の構成および動作は第1の実施例と同様である。

以上述べてきた実施例1～3では、隣接配線による影響のみを考慮するものとしたが、必要であれば隣接配線だけでなく、該隣接配線の隣接配線といった他の配線に印加される信号のレベル変化による影響まで考慮してもよい。

【0051】

また、上述の実施例によれば、各列配線についての補正信号を発生させ、これに基づいて輝度信号または変調信号を補正するようにしたため、平行に配置され

た列配線間の干渉による駆動波形の乱れを、等価的に補正することが可能となる。

【0052】

なお、本発明が適用できる構成としては、以上述べてきた実施例1～3で示した構成に限られるものではない。実質的に隣接する配線に印加される信号のレベル変化によって信号レベルが影響を受ける構成においては、好適に用いることができる。

【0053】

【発明の効果】

以上説明したように、本発明によれば、画像表示装置の配線間での干渉による信号の乱れによる影響を抑制することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施例に係る画像表示装置の構成を示すブロック図である。

【図2】 図1の装置のPWMジェネレータの構成を示すブロック図である。

【図3】 図2のPWMジェネレータの動作の状態遷移図である。

【図4】 図2のPWMジェネレータの動作のタイミング図である。

【図5】 本発明の第2の実施例に係る画像表示装置の構成を示すブロック図である。

【図6】 図5の装置のPWMジェネレータの構成を示すブロック図である。

【図7】 図6のPWMジェネレータの動作の状態遷移図である。

【図8】 図6のPWMジェネレータの動作のタイミング図である。

【図9】 本発明の第3の実施例に係るPWMジェネレータの構成を示すブロック図である。

【図10】 図9のPWMジェネレータの動作の状態遷移図である。

【図11】 図9のPWMジェネレータの動作のタイミング図である。

【図12】 図9のPWMジェネレータによる変調波形を示す波形図である。

【図13】 図12の波形が、パルスの実効値が増える方向に乱れる様子を示す波形図である。

【図14】 図13の波形を補正する様子を示す波形図である。

【図15】 従来例に係る、マトリックス表示パネルをパルス幅変調によって駆動する表示装置の構成を示すブロック図である。

【図16】 図15の表示装置の動作のタイミング図である。

【図17】 図15の装置のPWMジェネレータの構成を示すブロック図である。

【図18】 図15の装置のPWMジェネレータの動作の状態遷移図である。

【図19】 図15の装置のPWMジェネレータの動作のタイミング図である。

【図20】 図15の装置における隣り合った3本の配線の駆動波形例を示す波形図である。

【図21】 図20の波形の、隣接配線の駆動波形のクロストークによる乱れの例を示す波形図である。

【図22】 図21のクロストークによる波形の乱れを補正する補償パルスを入れた駆動波形を示す波形図である。

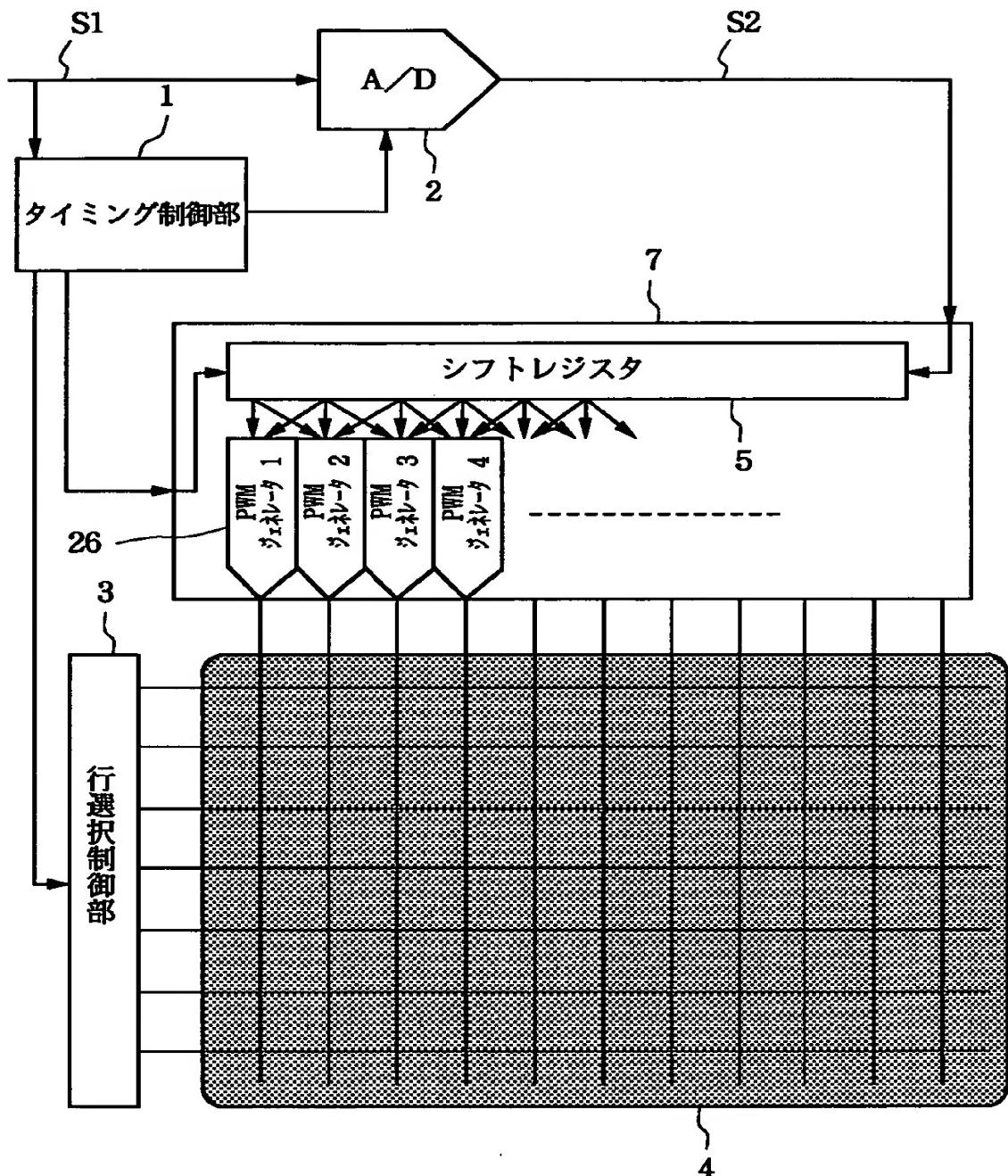
【符号の説明】 1：入力された映像信号を基に装置の各部分の動作のタイミング信号を生成するタイミング制御部、2：映像信号をデジタル信号に変換するA/Dコンバータ、3：表示パネル4の行選択信号を出力する行選択制御部、4：マトリックス状に表示素子を配置した表示パネル、5：輝度信号を列配線毎のPWMジェネレータに振り分けるシフトレジスタ、6：列配線の駆動を行うPWMジェネレータ、7：表示パネル4の列配線を駆動する列駆動制御部、10：PWM信号の基準となるクロックジェネレータ、11：PWM波形を出力するカウンタ、12：表示パネルの駆動を行うドライバ、13：自配線と隣接配線の輝度信号から補正された自配線の輝度信号を出力するクロストーク補正部、21：PWM波形を出力するカウンタ、26：PWMジェネレータ、31：PWM波形

を出力するカウンタ、S3：自配線と隣接配線の輝度信号から補正された自配線の輝度信号を出力するクロストーク補正部、S6：PWMジェネレータ、S1：入力された映像信号、S2：映像信号を画素毎のデジタル信号に変換した輝度信号、S10：クロック信号、S11：水平同期信号、S12：パルス幅変調する輝度信号、S13：カウンタ内のレジスタの値、S14：カウンタの出力、S15：列配線の駆動波形、S17：補正前の輝度信号、S18：隣接配線の輝度信号、S19：隣接配線の輝度信号、S20：隣接配線のPWM出力波形、S21：隣接配線のPWM出力波形、S22：カウンタ31の出力。

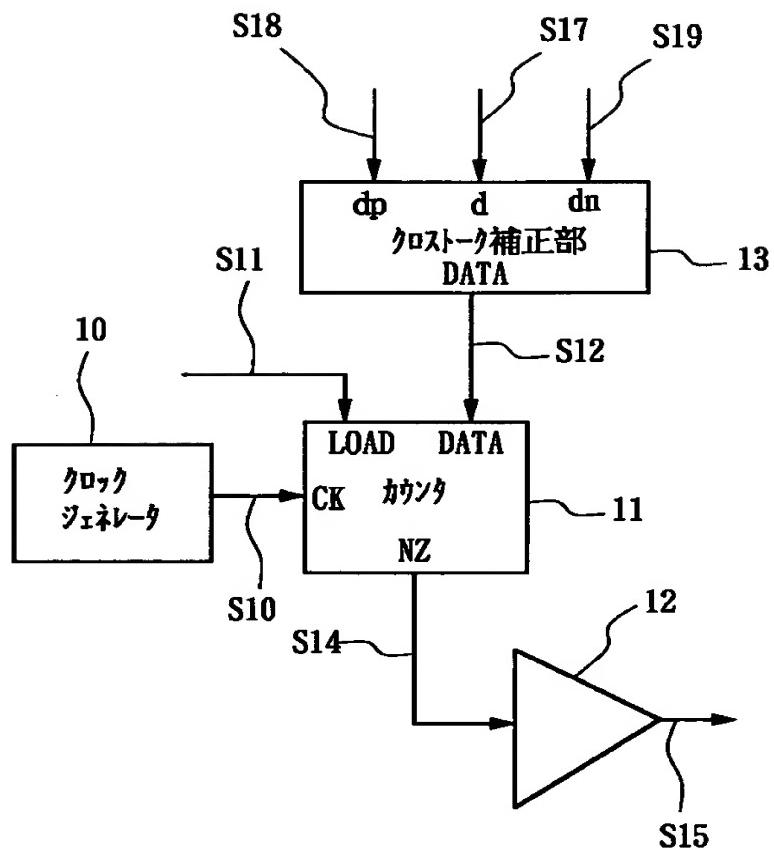
【書類名】

図面

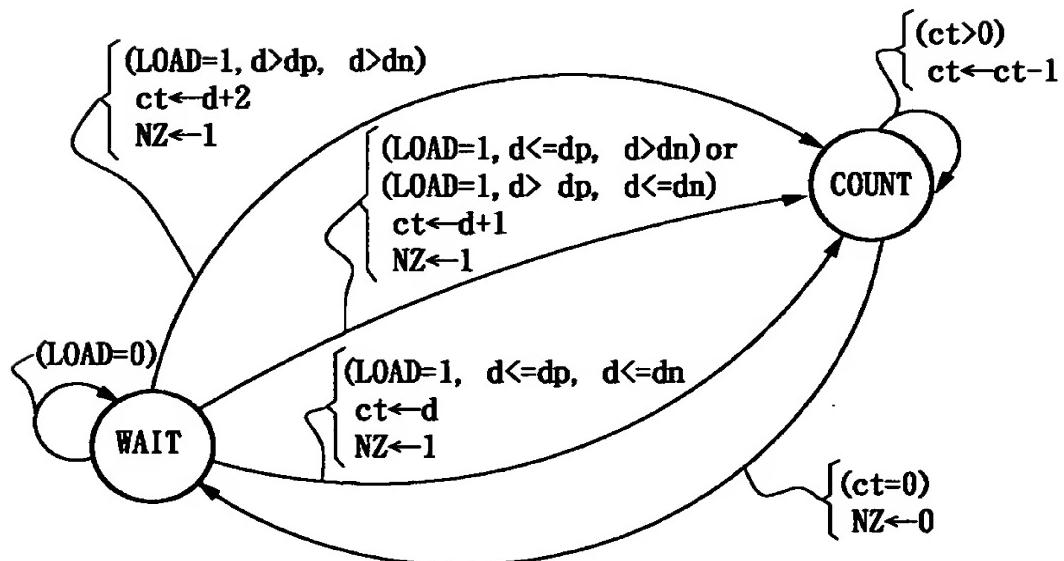
【図 1】



【図2】



【図3】



【図 4】

CK:S10



LOAD:S11

 $(d \leq dp, d \leq dn)$

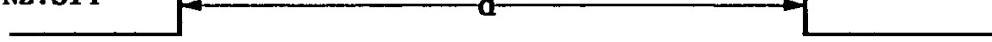
ct:S13



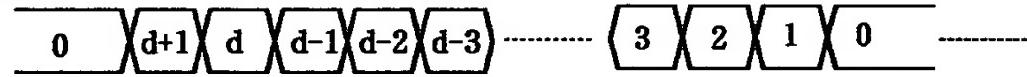
State

WAIT → COUNT → WAIT

NZ:S14

 $(d \leq dp, d > dn)$ or $(d > dp, d \leq dn)$

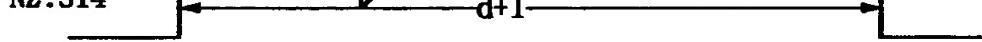
ct:S13



State

WAIT → COUNT → WAIT

NZ:S14

 $(d > dp, d > dn)$

ct:S13



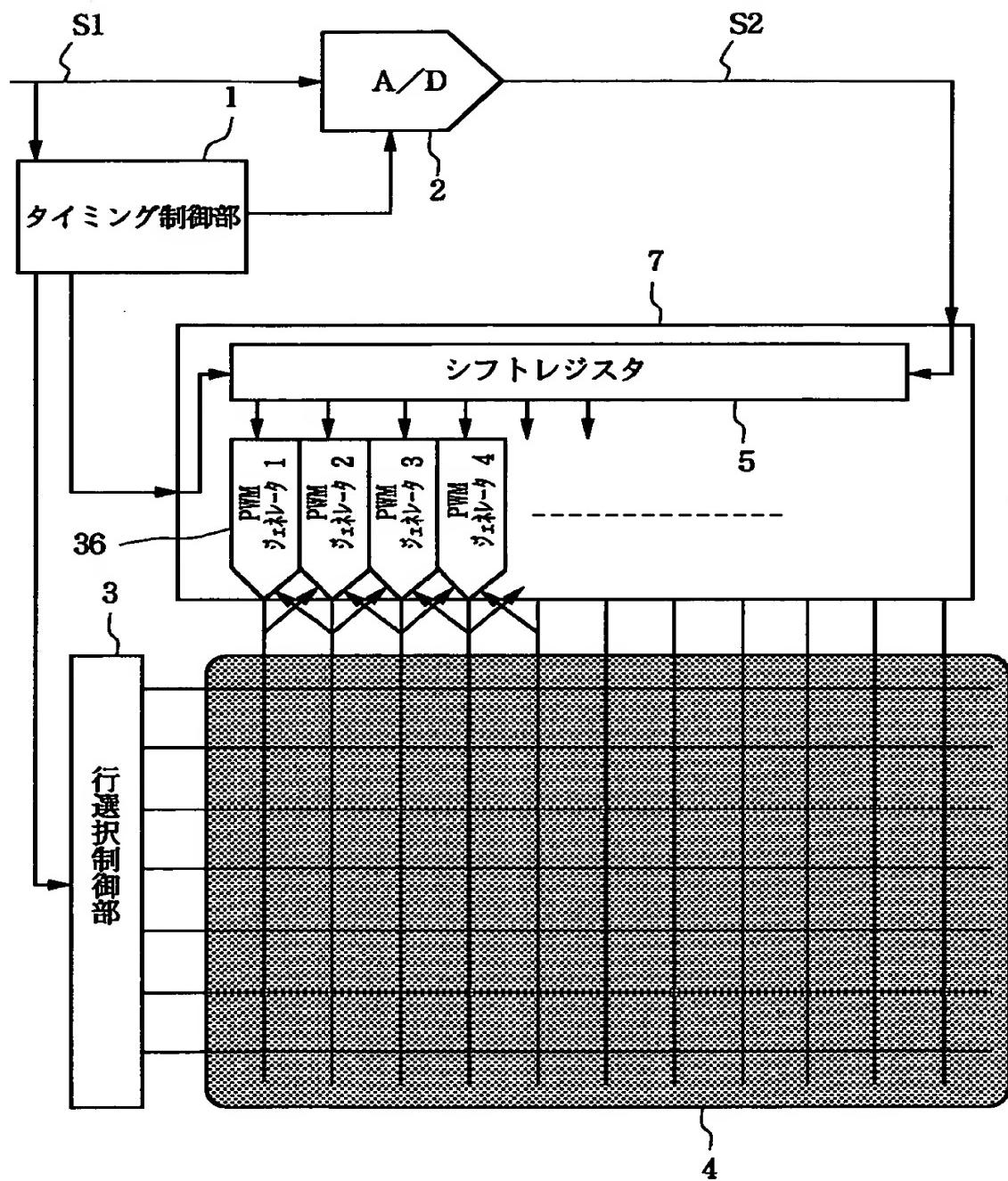
State

WAIT → COUNT → WAIT

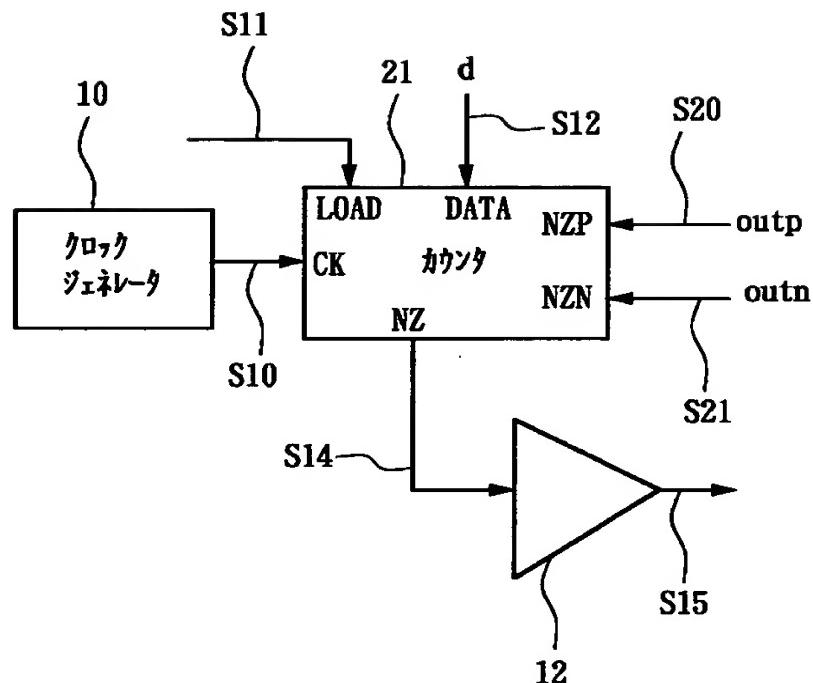
NZ:S14



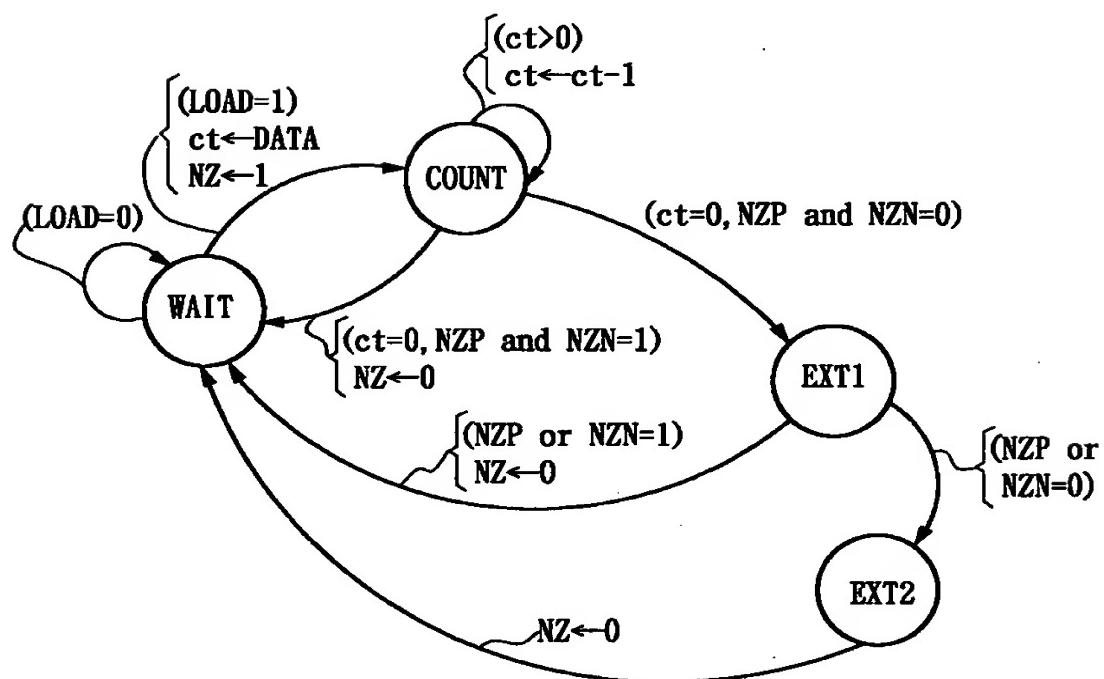
【図5】



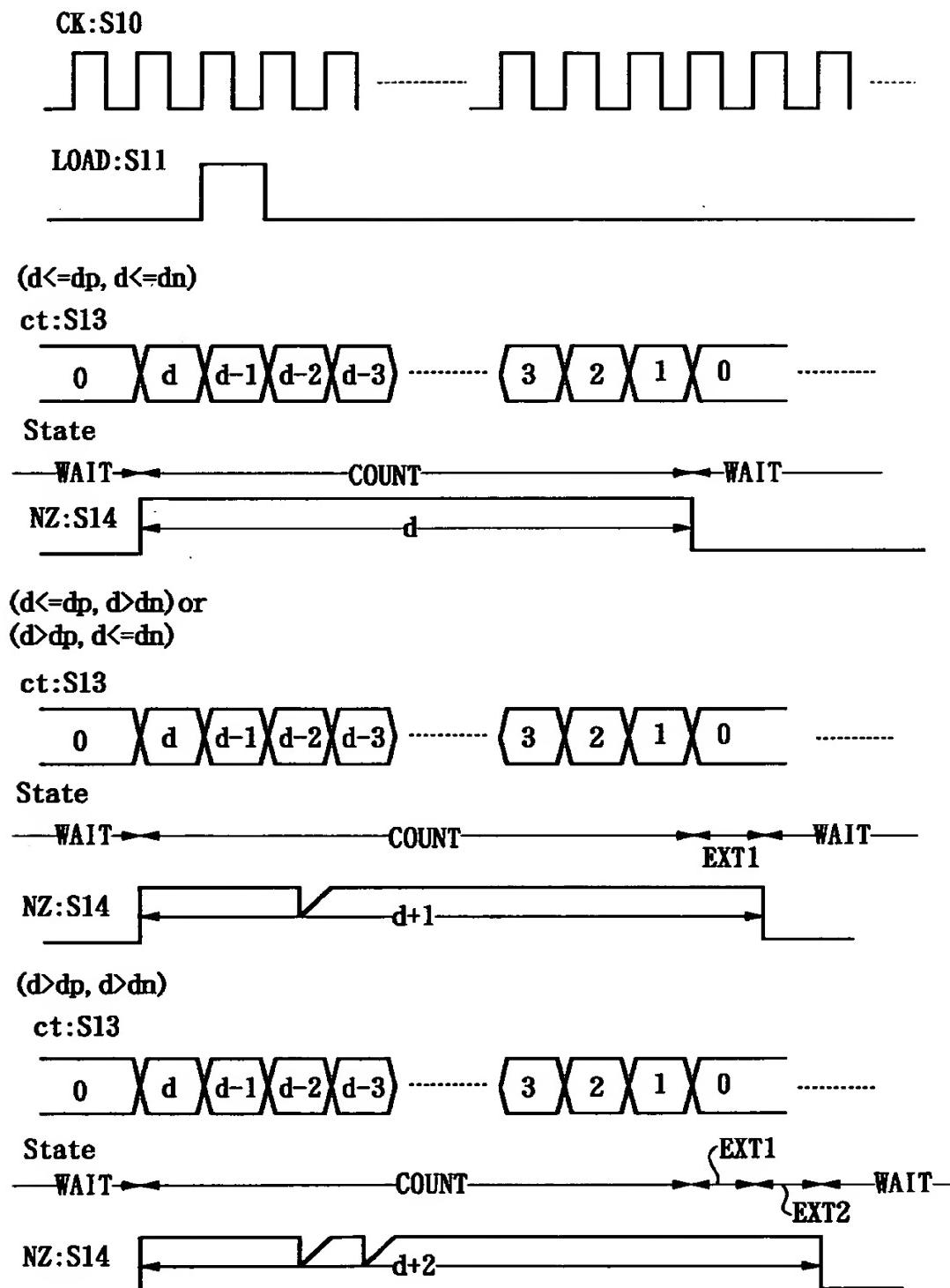
【図 6】



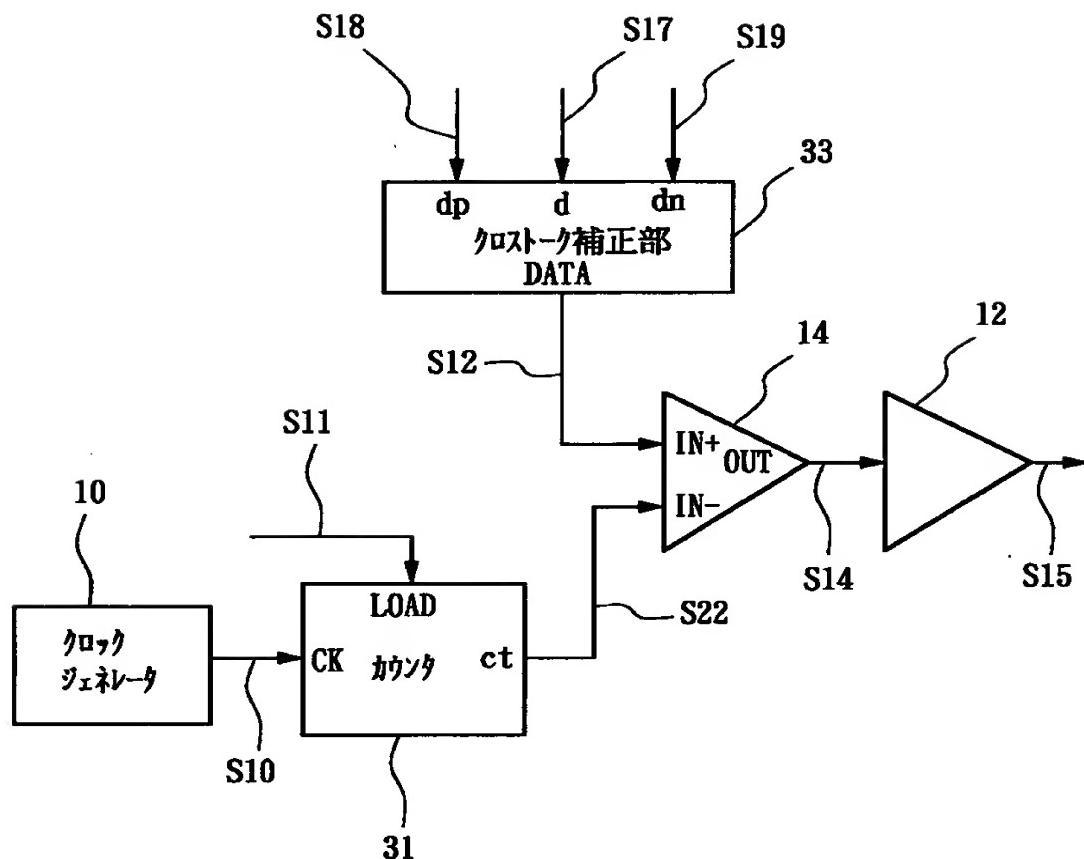
【図 7】



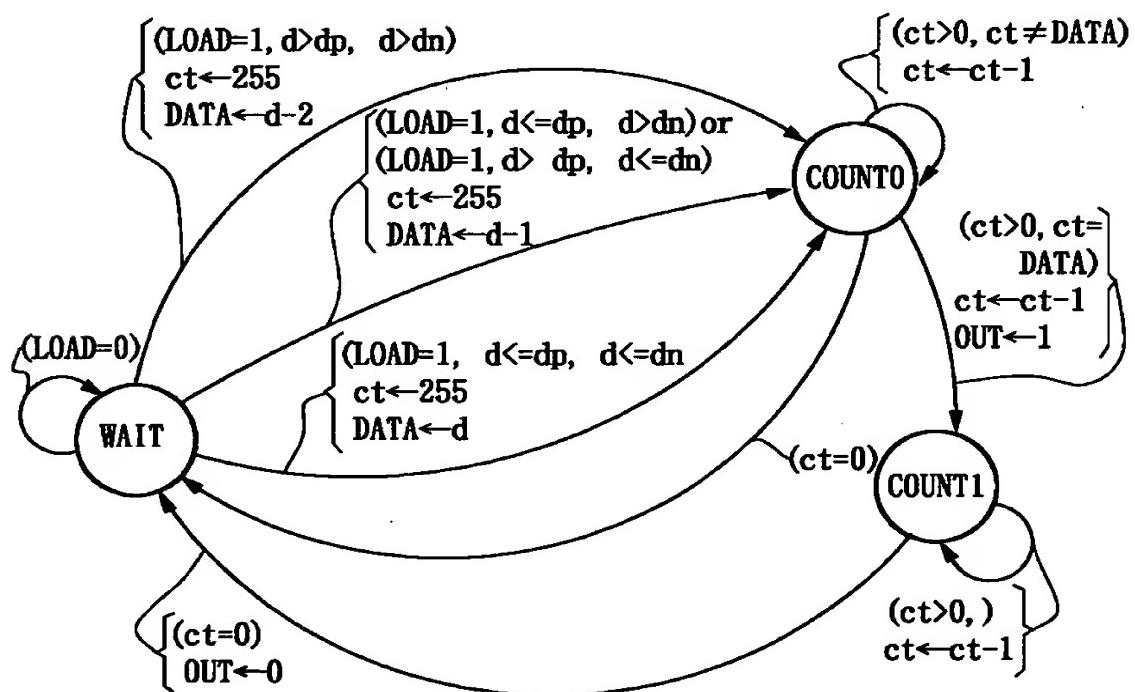
【図 8】



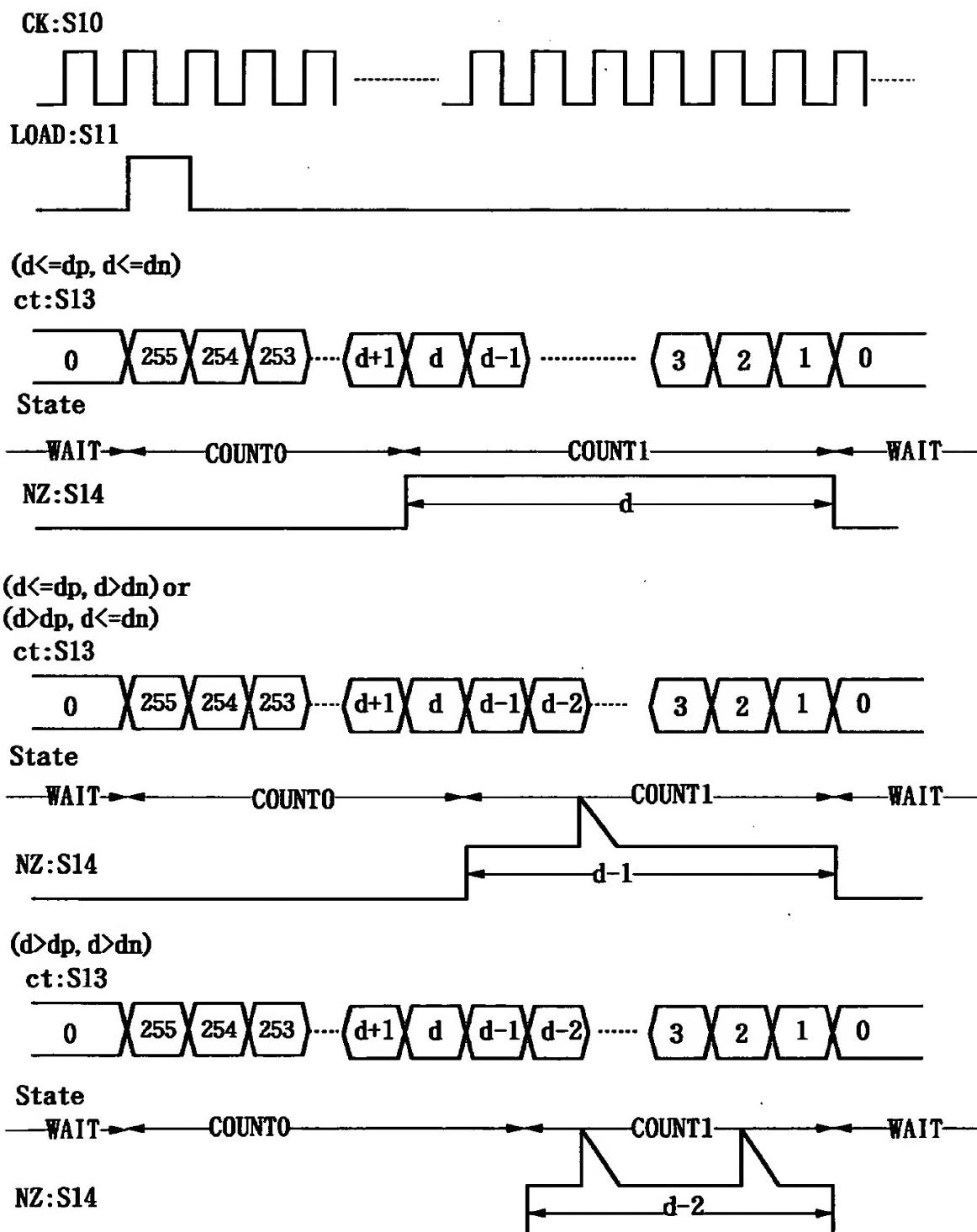
【図 9】



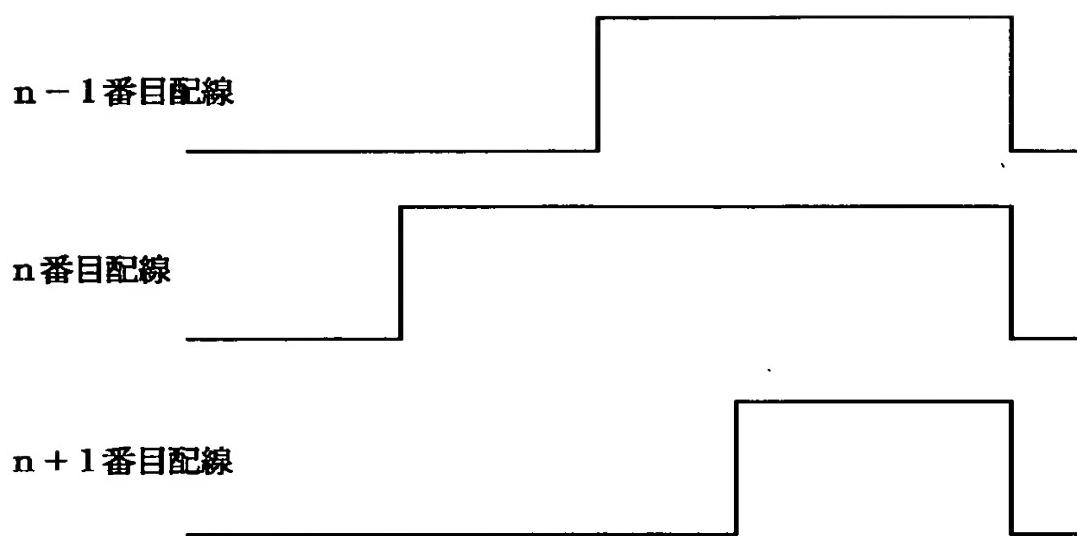
【図 10】



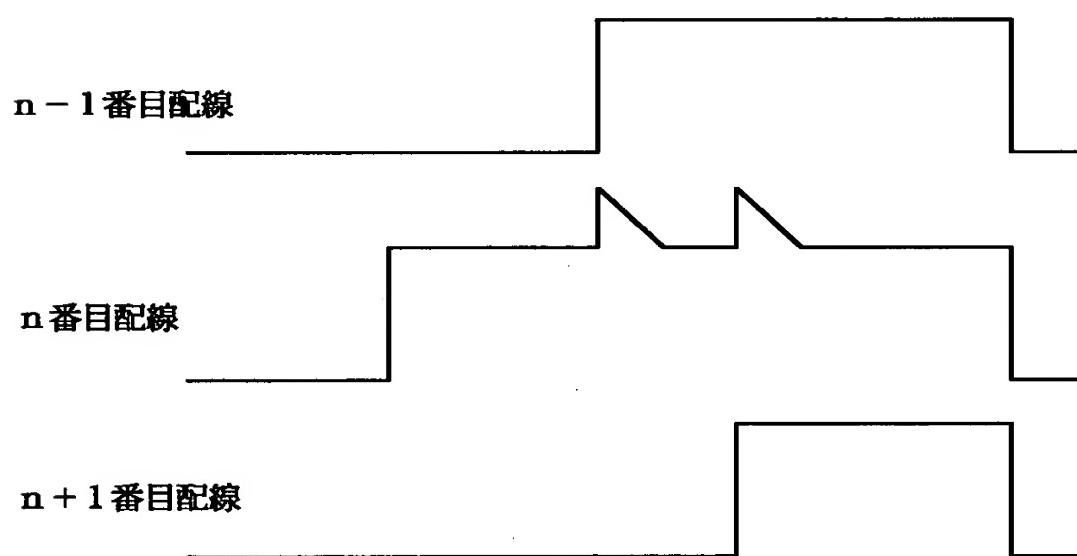
【図 11】



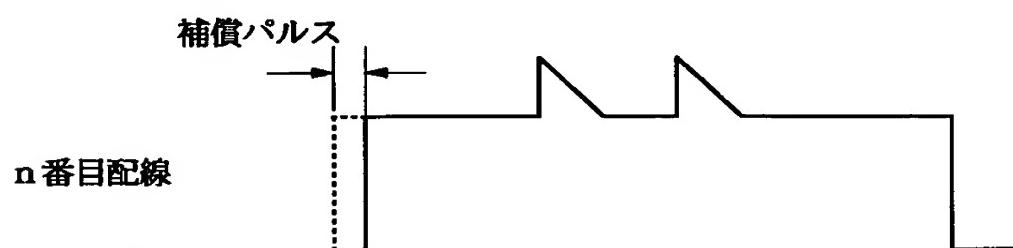
【図12】



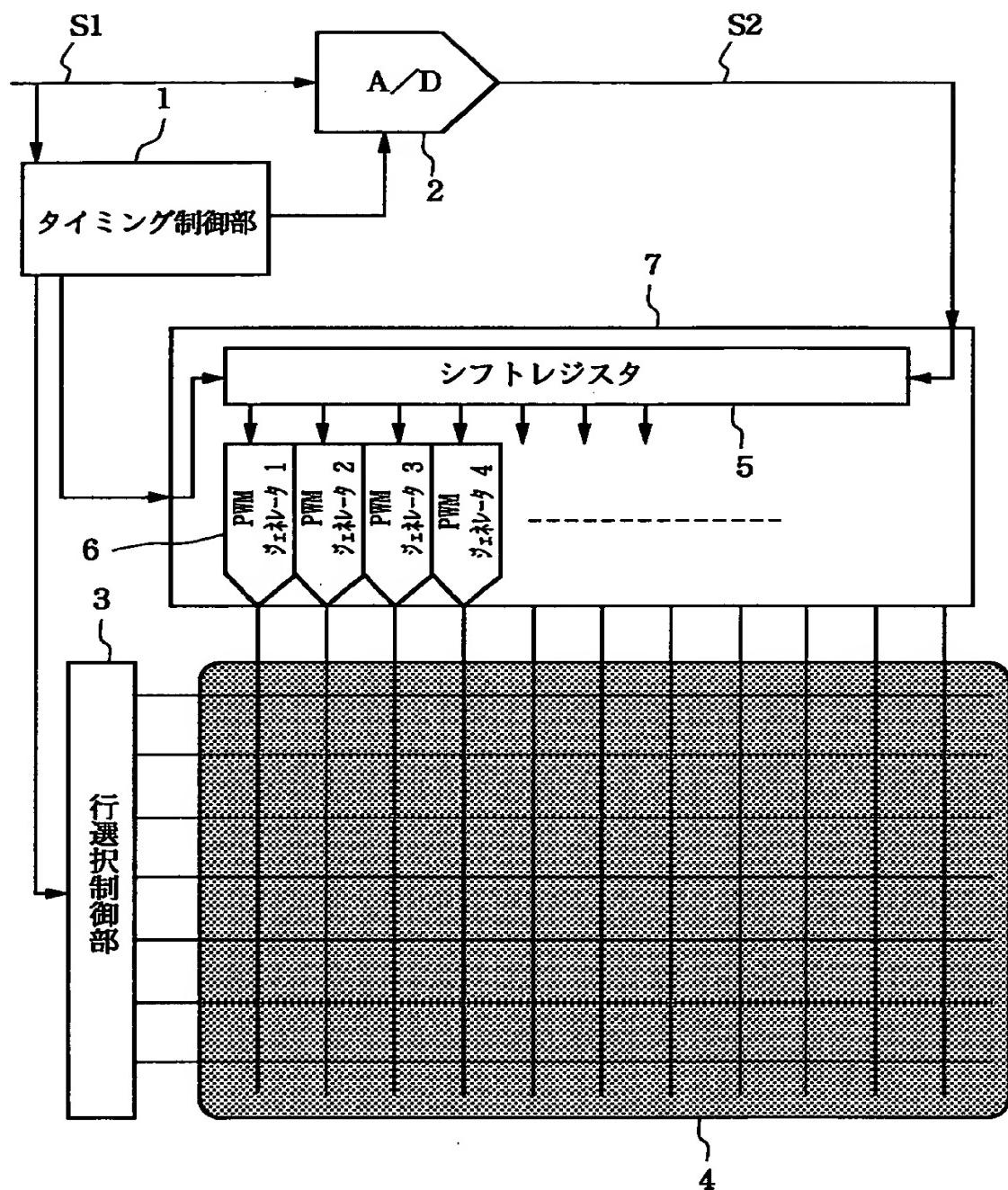
【図13】



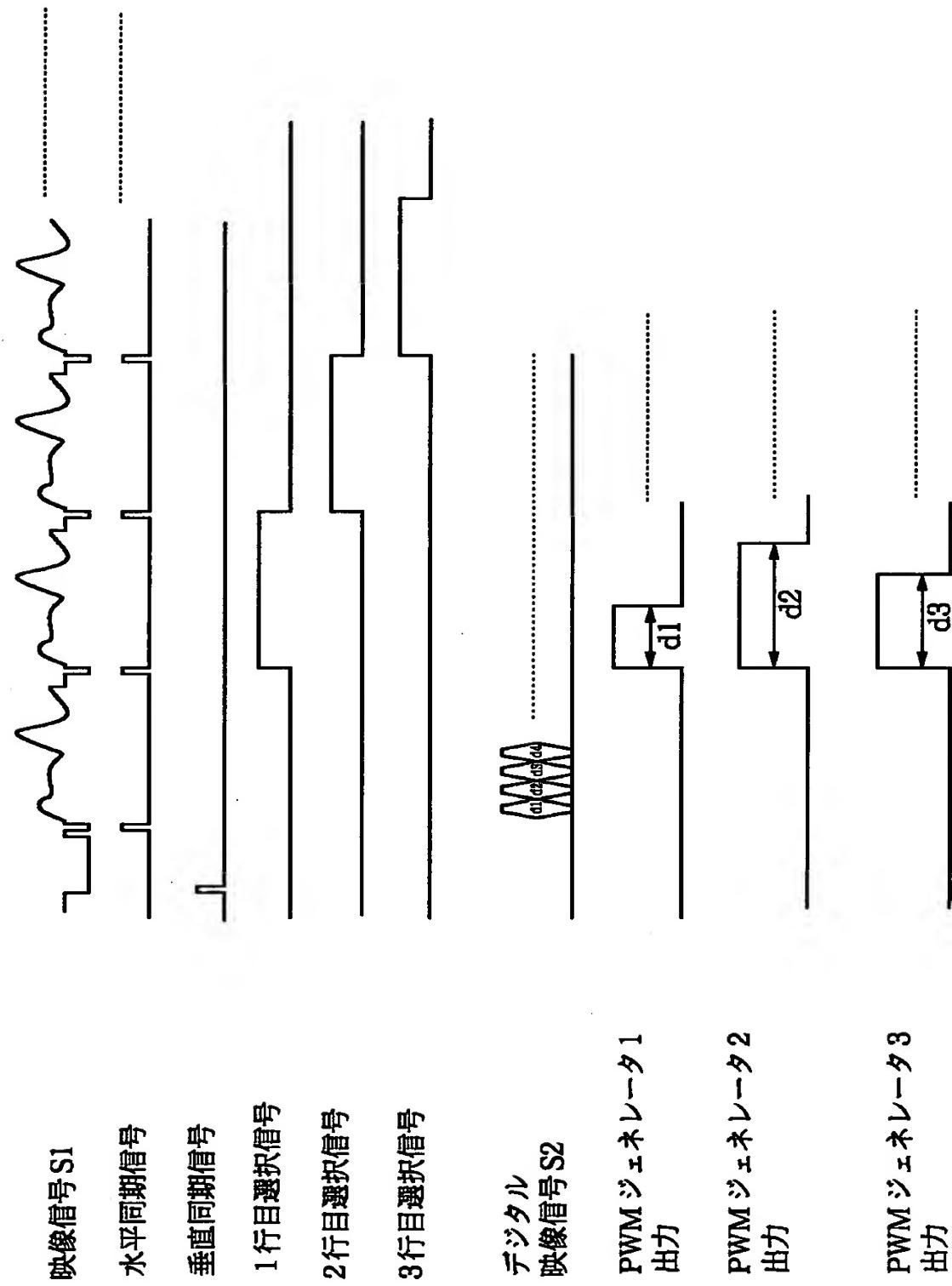
【図14】



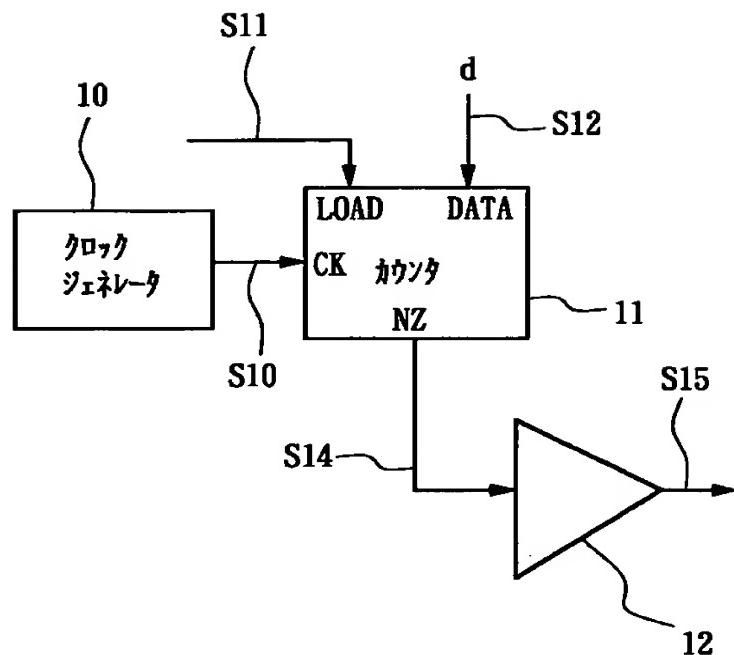
【図15】



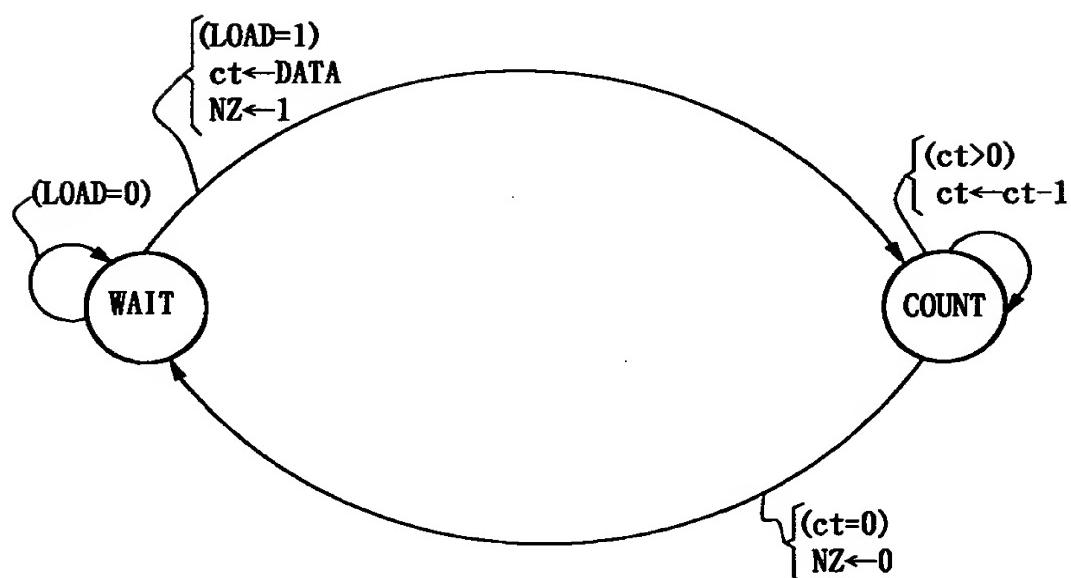
【図16】



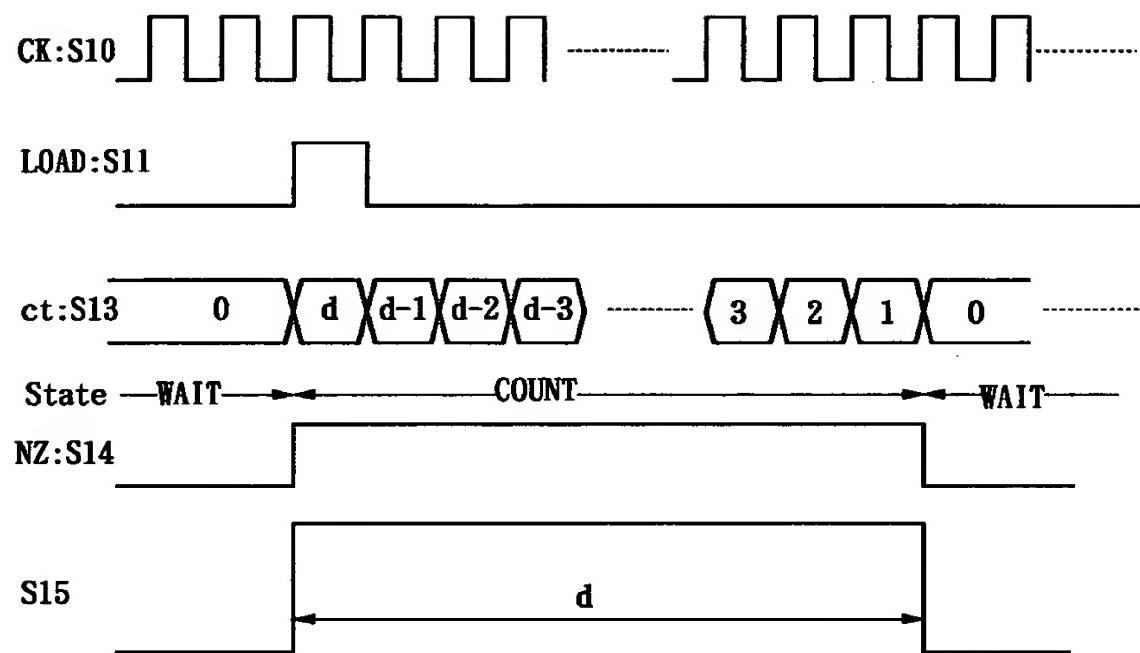
【図 17】



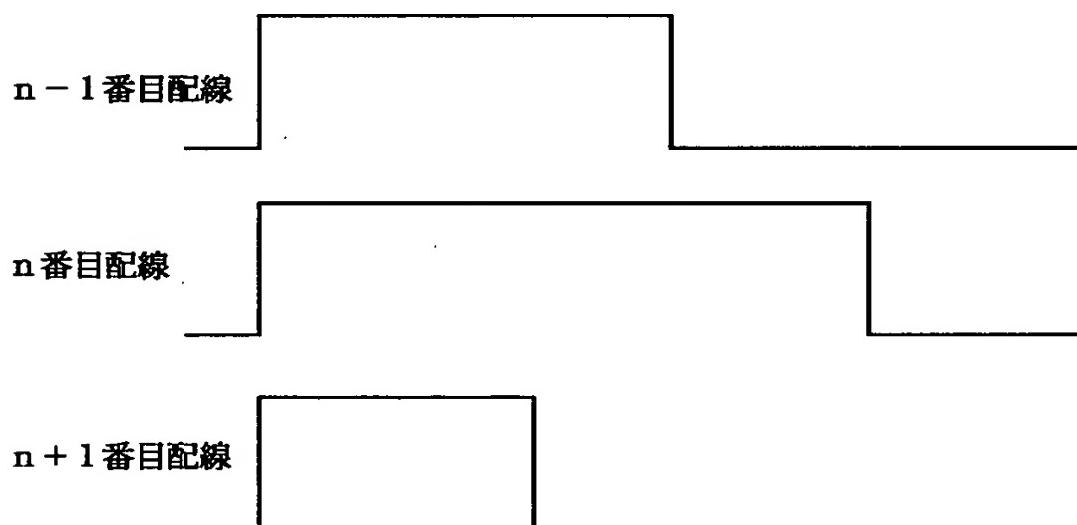
【図 18】



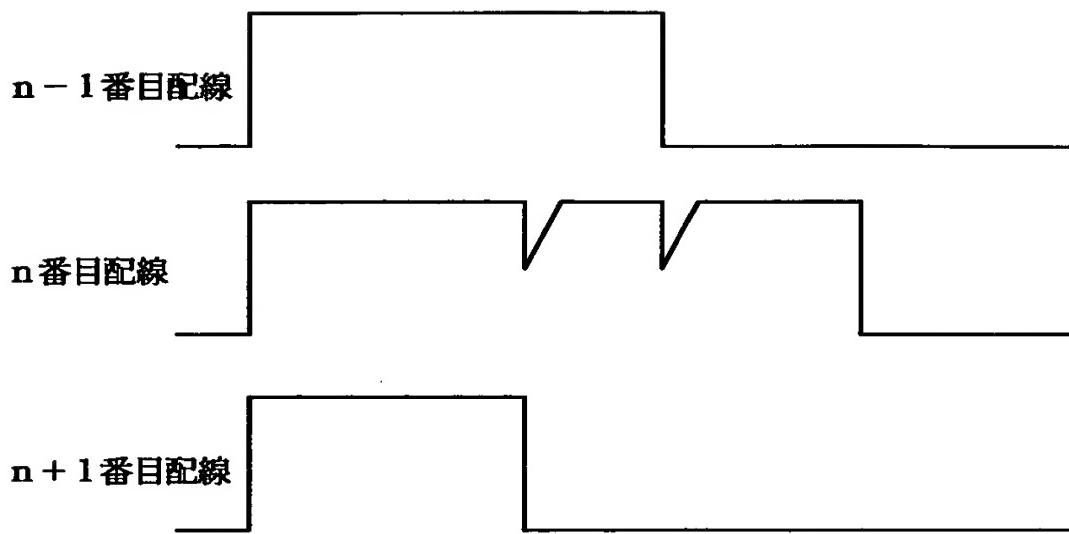
【図 19】



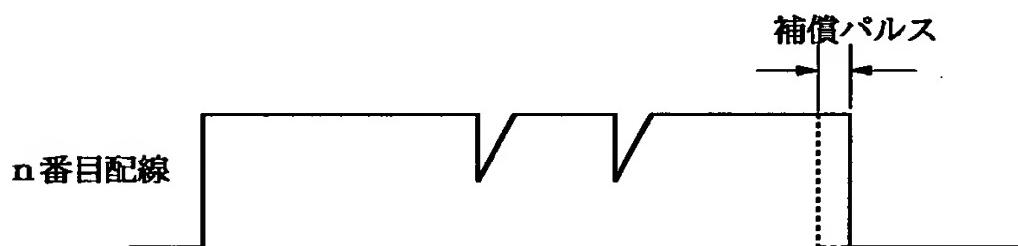
【図 20】



【図21】



【図22】



【書類名】 要約書

【要約】

【課題】 画像表示装置の配線間での干渉による信号の乱れによる影響を抑制する。

【解決手段】 複数の配線と、該複数の配線それぞれによって信号がそれぞれ印加される複数の表示素子と、前記信号を発生する信号回路とを有しており、前記信号回路は、各配線の隣接配線に印加される信号のハイレベル期間の長さに応じて補正されたハイレベル期間の長さに応じて、または、前記ハイレベル期間内における隣接配線に印加される信号のレベル変化の回数に応じて、または、各配線に対して隣接配線に印加される信号のレベル変化による輝度変化を抑制するよう、補正されたハイレベル期間の長さを有する信号を出力する。好適には、クロストーク補正部13にて、隣接配線の輝度信号S18及びS19に基づいて、d端子に入力される自配線の輝度信号S17の補正を行う。

【選択図】 図2

認定・付加情報

特許出願の番号 平成11年 特許願 第366624号
 受付番号 59901261247
 書類名 特許願
 担当官 第二担当上席 0091
 作成日 平成12年 1月 6日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000001007

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100086287

【住所又は居所】 東京都港区虎ノ門2丁目8番1号 虎ノ門電気ビル
伊東内外特許事務所

【氏名又は名称】 伊東 哲也

【選任した代理人】

【識別番号】 100103931

【住所又は居所】 東京都港区虎ノ門2-8-1 虎ノ門電気ビル伊東
内外特許事務所

【氏名又は名称】 関口 鶴彦

次頁無

出願人履歴情報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社